

Calcolatori Elettronici
(prof. B. Ciciani / prof. P. Liberatore)

Prova d'esame del 22 febbraio 2010

I SCRITTO

I Gruppo

Studente: _____ Matr.: _____

Due processori PD32 si scambiano messaggi di 2 long word tramite una interfaccia (PER_BUFFER), in cui ci sono 2 registri di 32 bit (buffer). L'interfaccia condivisa è vista da entrambi i processori come una periferica accessibile da due bus differenti. Un processore è produttore di messaggi, mentre l'altro è il consumatore di messaggi. Il produttore può inviare all'interfaccia un nuovo messaggio solo se il processore consumatore ha già letto le due long word precedenti. Il produttore una volta scritti i due registri genera un'interruzione al consumatore, il quale, a sua volta, una volta letti i due registri avverte il produttore che ha letto i registri tramite una interruzione.

Progettare il SCA di PER_BUFFER con le relative interfacce verso i due processori.

Inoltre si progetti il software del processore produttore per la scrittura dei dati in PER_BUFFER, si ipotizzi che i dati da scrivere nei due registri di PER_BUFFER siano memorizzati negli indirizzi di memoria $AABB_H$ e $AABE_H$. Si supponga che in fase di accensione del sistema tutta la logica della periferica venga inizializzata opportunamente per indicare che i registri sono vuoti e che non si verifichino conflitti tra i processori nel primo accesso.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede

Firma leggibile: _____

Calcolatori Elettronici
(prof. B. Ciciani / prof. P. Liberatore)

Prova d'esame del 22 febbraio 2010

I SCRITTO

II Gruppo

Studente: _____ Matr.: _____

Due processori PD32 si scambiano messaggi di 4 long word tramite una interfaccia (PER_MEMORIZZARE), in cui ci sono 4 registri di 32 bit (buffer). L'interfaccia condivisa è vista da entrambi i processori come una periferica accessibile da due bus differenti. Un processore è produttore di messaggi, mentre l'altro è il consumatore di messaggi. Il produttore può inviare all'interfaccia un nuovo messaggio solo se il processore consumatore ha già letto le QUATTRO long word precedenti. Il produttore una volta scritti i quattro registri genera un'interruzione al consumatore, il quale, a sua volta, una volta letti i quattro registri avverte il produttore che ha letto i registri tramite una interruzione.

Progettare il SCA di PER_MEMORIZZARE con le relative interfacce verso i due processori.

Inoltre si progetti il software del processore consumatore per la lettura dei dati da PER_MEMORIZZARE, i dati letti vengono memorizzati negli indirizzi AABBB_H, CBBBB_H e AABBB_H, DBBB_H. Si supponga che in fase di accensione del sistema tutta la logica della periferica venga inizializzata opportunamente per indicare che i registri sono vuoti e che non si verifichino conflitti tra i processori nel primo accesso.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede

Firma leggibile: _____

Calcolatori Elettronici
(prof. B. Ciciani / prof. P. Liberatore)

Prova d'esame del 22 febbraio 2010

II SCRITTO

I Gruppo

Studente: _____ Matr.: _____

1. Convertire i due numeri $2X4$ e $-12Y$, dove X e Y sono rispettivamente la penultima e l'ultima cifra del numero di matricola, in binario in complemento a due con dieci cifre. Sommare i due numeri binari e convertire il risultato in decimale e in ottale (base 8).

2. Realizzare la rete sequenziale che si comporta come segue: vengono considerati i primi due bit ricevuti (x_1 e x_2) come un valore binario (quindi, se vengono ricevuti 1 e 0, il valore è due). L'uscita vale zero durante la ricezione di questi due bit, poi vale uno per tanti bit quanto è il valore binario, poi torna a zero e ci rimane.

3. Illustrare anche con un disegno le cache associative e a corrispondenza diretta, evidenziando vantaggi e svantaggi di ognuna delle due.

4. Illustrare almeno tre diverse modalità di indirizzamento presenti nel MIPS, specificando come cambia il formato delle istruzioni a seconda di esse.

5. Illustrare il RAID 2 e il RAID 3, evidenziandone somiglianze e differenze.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede

Firma leggibile: _____

Calcolatori Elettronici
(prof. B. Ciciani / prof. P. Liberatore)

Prova d'esame del 22 febbraio 2010

II SCRITTO

II Gruppo

Studente: _____ Matr.: _____

1. Convertire i due numeri $-1X4$ e $21Y$, dove X e Y sono rispettivamente la penultima e l'ultima cifra del numero di matricola, in binario in complemento a due con dieci cifre. Sommare i due numeri binari e convertire il risultato in decimale e in ottale (base 8).

2. Realizzare la rete sequenziale che si comporta come segue: vengono considerati i primi due bit ricevuti (x_1 e x_2) come un valore binario (quindi, se vengono ricevuti 1 e 0, il valore è due). L'uscita vale uno durante la ricezione di questi due bit, poi vale zero per tanti bit quanto è il valore binario, poi torna a uno e ci rimane.

3. Spiegare cos'è il principio di località nelle cache; illustrare la differenza fra il write through e il write back.

4. Spiegare cosa sono le criticità sul controllo nelle architetture pipeline e come risolverle. Fornire almeno un esempio e una possibile soluzione hardware.

5. Illustrare il RAID 4 e il RAID 5, evidenziandone somiglianze e differenze.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su web i risultati della prova di esame. In fede

Firma leggibile: _____